

(43) 国際公開日  
2006 年 4 月 6 日 (06.04.2006)

PCT

(10) 国際公開番号  
WO 2006/035729 A1

## (51) 国際特許分類:

G06F 9/48 (2006.01)

G06F 9/46 (2006.01)

## (21) 国際出願番号:

PCT/JP2005/017647

## (22) 国際出願日:

2005 年 9 月 26 日 (26.09.2005)

## (25) 国際出願の言語:

日本語

## (26) 国際公開の言語:

日本語

## (30) 優先権データ:

特願2004-283530 2004 年 9 月 29 日 (29.09.2004) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP).

## (72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 横田 大輔

(YOKOTA, Daisuke) [JP/JP]; 〒1070062 東京都港区南青山二丁目 6 番 2 1 号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP).

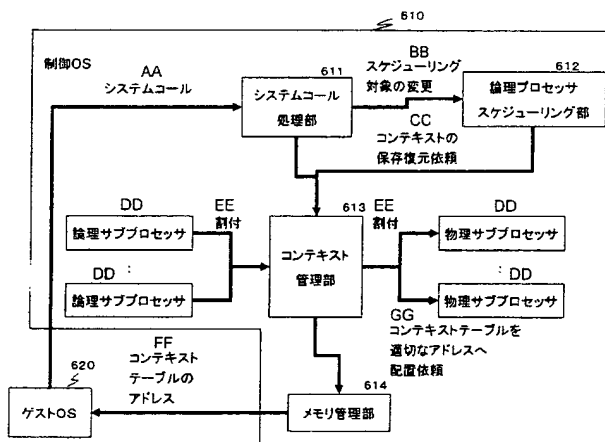
(74) 代理人: 宮田 正昭, 外(MIYATA, Masaaki et al.); 〒1040041 東京都中央区新富一丁目 1 番 7 号 銀座ティーケビル 澤田・宮田・山田特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: INFORMATION PROCESSING DEVICE, PROCESS CONTROL METHOD, AND COMPUTER PROGRAM

(54) 発明の名称: 情報処理装置、プロセス制御方法、並びにコンピュータ・プログラム



- 610 CONTROL OS  
620 GUEST OS  
AA SYSTEM CALL  
611 SYSTEM CALL PROCESSING UNIT  
BB SCHEDULING OBJECT MODIFICATION  
CC CONTEXT STORAGE/RESTORATION REQUEST  
612 LOGICAL PROCESSOR SCHEDULING UNIT  
DD LOGICAL SUB PROCESSOR  
EE ALLOCATION  
613 CONTEXT MANAGEMENT UNIT  
FF CONTEXT TABLE ADDRESS  
GG REQUEST TO ARRANGE CONTEXT TABLE TO APPROPRIATE ADDRESS  
614 MEMORY MANAGEMENT UNIT

(57) Abstract: There are provided a device and a method for improving the data processing efficiency with an improved context storage configuration. A plurality of logical processors are correlated to a physical processor by time sharing for executing data processing. A context table corresponding to a logical processor in the non-adaptive state of the physical processor is mapped to a logical partition address space so as to be stored. With this configuration, when the logical processor is not allocated to the physical processor, it becomes possible to acquire the context of the logical processor and it is possible to access the logical processor and load a program without waiting for the physical processor allocation timing. This significantly improves the data processing efficiency.

(57) 要約: 改良されたコンテキスト保存構成によりデータ処理効率を向上させた装置および方法を提供する。複数の論理プロセッサをタイムシェアリングによって物理プロセッサに対応付けてデータ処理を実行する構成において、物理プロセッサの非適用状態にある論理プロセッサ対応のコンテキストテーブルを、論理プロセッサの適用主体としての論理パーティションに対応する論理パーティションアドレス空間にマップして保存する処理を実行する。本構成により、論理プロセッサが物理プロセッサに割り当てられてい

ない状況において、論理プロセッサのコンテキストの取得が可能となり、論理プロセッサに対するアクセス、プログラムロードなどの処理を物理プロセッサ割り当てタ

[続葉有]



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書・説明書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。